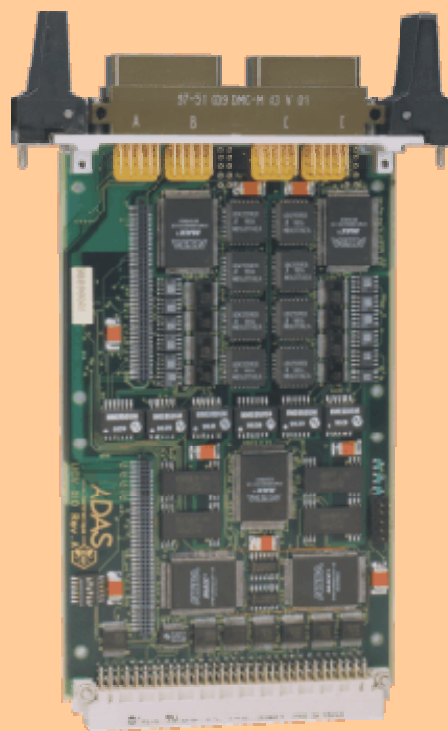




### Features

- 32 digital I/Os to be configured in eight 4-channel clusters  
*32 E/S digitales programmées par groupes de 4 voies*
- High switching power 60V / 300 mA max.  
*Puissance de commutation élevée 60V / 300 mA max.*
- Compatible TTL inputs/outputs  
*Entrées / Sorties compatibles TTL*
- Protected Inputs (60V)  
*Entrées protégées (60V)*
- System isolated I/Os (500V) in two 16-bit clusters  
*E/S isolées du système (500V) en 2 groupes de 16 bits*
- Readback of the outputs  
*Relecture des sorties*
- Synchronous "Snapshot" latch mode (2 x 16)  
*Mode "photo" latch synchrone (2 x 16)*
- 32 input channels with ITs (2 x 16)  
*32 voies d'entrées avec ITs (2 x 16)*
- 2 slots for LMC modules  
*2 supports pour modules LMCs*
- DMC 80 pins connectors  
*Connectique DMC 80 pts*
- VME Single EUROPE board  
*Carte VME Simple EUROPE*



### Description

The **UCV DIO** board features 32 digital inputs/outputs to be configured in eight 4-channel clusters.

The outputs are able to power such devices as small relays, lights, display units, etc.

The inputs are protected via a diode network (60V max.) and remain **TTL**-compatible.

Inputs/outputs are isolated from the computer in two 16-channel clusters; the isolated parts are powered through DC/DC converters.

The **UCV DIO** includes two slots able to accommodate **LMC** modules, which makes it suitable for a large scope of applications.

La carte **UCV DIO** offre 32 entrées/sorties digitales programmables en huit groupes de 4 voies.

Les sorties sont capables de fournir la puissance nécessaire à des éléments tels que : petits relais, lampes, afficheurs, etc.  
 Les entrées sont protégées par un réseau de diodes (60V max.) et restent compatibles **TTL**.

Les Entrées/Sorties sont isolées galvaniquement du calculateur par groupe de 16 voies et des convertisseurs DC/DC assurent l'alimentation des parties isolées.

L'**UCV DIO** possède également 2 supports pour recevoir des modules **LMCs** permettant ainsi un grand choix d'applications.

# UCV DIO

## SPECIFICATIONS

(t = 25°C)

<b>TYPE</b>	DIGITALS INPUTS/OUTPUTS
<b>INPUTS/OUTPUTS</b>	
- Channel number	32 (2 x 16)
- Direction	To be set in eight 4-channel clusters
<b>DIGITAL OUTPUTS</b>	
- Type	OPEN COLLECTOR
- DATA	1 = saturated (ON); 0 = locked (OFF)
- Continuous Max. voltage	60V
- Max current.	300mA per channel
- Average current	1A per cluster (4 channels)
- Current per shell	2.3A for 16 channels
- Max. power per channel	2W per cluster (4 channels)
- Vce SAT	< 300mV @ 100mA
- Commutation time	T"on" = 3µs      T"off" = < 20µs (RL = 1KΩ)
<b>DIGITAL INPUTS</b>	
- Type	Triggers compatibles TTL
- Protection	60V max.
- Impedance	≥ 470KΩ
- Playback	Automatic playback of output channels The 16 channels are latched together (two 16-channel clusters) and automatically released for the purpose of playback
- Input frequency	100KHz maximum
<b>POWER UP</b>	Channels preset as input channels Output registers set at "0" ("off" state) Software-reset option
<b>GALVANIC ISOLATION</b>	
- Type	System isolated I/O in two 16-bit cluster
- Isolation voltage	500V DC
<b>LMC INTERFACE</b>	
- Connections	For 2 LMC modules
- Transfers	8 or 16 bits
<b>VME INTERFACE</b>	
- Space	Short I/O and standard AM : 29/2D - 39/3D
- Interruption	All 32 channels can generate vectored interrupts (2 x 16)
<b>PRESENTATION</b>	
- Format (en mm)	VME Single EUROPE 4Te
- FAV connection devices	DMC 4 x 20 pins
<b>POWER SUPPLY</b>	
- Voltage	+ 5V/2A
- Isolated circuits	3, with DC/DC provided on the board
<b>ENVIRONMENT</b>	
- Range	Industrial
- Operating temperature	- 25°C to + 85°C
- Storage temperature	- 40°C to + 100°C
- Humidity	90 % (without condensation)
- Sinusoïdal vibrations	20 to 2000Hz - 5g
- Shocks	Half sinus 100g / 6ms
- EMI	Standards : MIL STD 461A and 462
- Pressure	25 to 1100 mbar

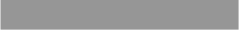
**HOW TO ORDER?**


**UCV DIO**


**Title :**  
*Titre :*

**UCV DIO  
Documentation**

**Edition : 1** (Document creation - *Création du document*)

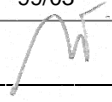
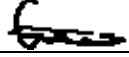
Written by  B. THOUËNON  on  98 / 39  Visa 

Revised by  B. THOUËNON  on  98 / 39  Visa 

Approved by  Ph. DUTIN  on  98 / 41  Visa 

**Warning :** Unless otherwise stated, this revision overwrites the previous one which must be destroyed, along with any copies given to your collaborators.

**Avertissement :** En l'absence d'indication contraire, cette nouvelle édition annule et remplace l'édition précédente qui doit être détruite, ainsi que les copies faites à vos collaborateurs.

<b>Edition</b> <i>Edition</i>	<b>Nature of the modifications (key words)</b> <i>Nature des évolutions (mots clés)</i>	<b>Written</b> <i>Rédigé</i>	<b>Revised/Approved</b> <i>Revu/Approuvé</i>
<b>2</b>	Passage en révision « B » du CI Documentation inchangée	by <u> B. THOUËNON </u> on <u> 99/03 </u> Visa 	by <u> Ph. DUTIN </u> on <u> 99/03 </u> Visa 
<b>3</b>		by <u> </u> on <u> </u> Visa	by <u> </u> on <u> </u> Visa
<b>4</b>		by <u> </u> on <u> </u> Visa	by <u> </u> on <u> </u> Visa
<b>5</b>		by <u> </u> on <u> </u> Visa	by <u> </u> on <u> </u> Visa
<b>6</b>		by <u> </u> on <u> </u> Visa	by <u> </u> on <u> </u> Visa

**DOCUMENT ARCHIVED** No  Yes  on    
*DOCUMENT ARCHIVE*

**Δ ed. .. [ ]** = Document input/output (*Entrée/sortie modification de la documentation*)  
**# ed. .. [ ]** = Board'new function input/ouput (*Entrée/sortie nouvelle fonctionnalité du produit*)



**NOTES :**

# UCV DIO

## SOMMAIRE

<b>A.</b>	<b>PRESENTATION</b> .....	4
<b>B.</b>	<b>FONCTIONNEMENT</b> .....	5
<b>B.1.</b>	<b>INTERFACE VME</b> .....	5
	B.1.1. CARTOGRAPHIE DE L'ESPACE LOCAL UCV DIO .....	5
<b>B.2.</b>	<b>REGISTRE D'IDENTIFICATION</b> .....	6
<b>B.3.</b>	<b>REGISTRE DE CONTROLE</b> .....	6
	B.3.1. DECODAGE DE L'ESPACE STANDARD .....	6
<b>B.4.</b>	<b>REGISTRE DU RESET - ADRESSE DE BASE + 4H</b> .....	8
<b>B.5.</b>	<b>REGISTRE DE DIRECTION - ADRESSE DE BASE + 7H</b> .....	8
<b>B.6.</b>	<b>REGISTRES ENTrees/SORTIES - ADRESSE DE BASE + 8H ET + 10H</b> .....	9
<b>B.7.</b>	<b>REGISTRES DES FRONTS D'INTERRUPTIONS - ADRESSE DE BASE + AH ET 12H</b> .....	10
<b>B.8.</b>	<b>REGISTRES DES MASQUES D'INTERRUPTIONS - ADRESSE DE BASE + CH ET + 14H</b> .....	10
<b>B.9.</b>	<b>REGISTRE DES INTERRUPTIONS</b> .....	11
<b>B.10.</b>	<b>STRUCTURE DES VOIES</b> .....	13
<b>C.</b>	<b>CONNECTEUR LMC</b> .....	15
<b>D.</b>	<b>MISE EN ŒUVRE</b> .....	16
<b>D.1.</b>	<b>SELECTION DE L'ADRESSE BASSE DANS L'ESPACE I/O</b> .....	16
<b>D.2.</b>	<b>SELECTION DE L'ADRESSE BASSE DANS L'ESPACE STANDARD</b> .....	16
<b>D.3.</b>	<b>ALIMENTATIONS DES LMCs</b> .....	17
<b>D.4.</b>	<b>CONNECTEURS EN FACE AVANT</b> .....	17
<b>E.</b>	<b>PLAN DE CONFIGURATION</b> .....	20
<b>F.</b>	<b>PLAN D'EQUIPEMENT</b> .....	20

## A. PRESENTATION

L'**UCV DIO** est une carte de 32 entrées/sorties digitales au format VME Simple Europe.

De conception soignée, cette carte trouvera son intérêt dans les applications industrielles et les bancs de tests.

Ses 32 entrées/sorties sont isolées du calculateur et protégées. Elles ont un pouvoir de coupure élevé, ce qui autorise la commande de voyants ou de petits relais tout en restant compatible « TTL ».

La carte **UCV DIO** peut recevoir 2 modules **LMC** (Local Micro Canal). Ainsi, avec 2 modules **LMC DIO**, il est possible d'obtenir 64 entrées/sorties digitales isolées (en 4 groupes de 16 voies) sur 1 emplacement VME Simple Europe.

Les entrées/sorties communiquent avec le monde extérieur par l'intermédiaire d'un connecteur Deutsch DMC 4 x 20pts en face AVANT (1 coquille pour 16 voies).

Les coquilles C et D sont dédiées aux voies résidentes.

Les 2 coquilles restantes (A et B) sont respectivement attribuées aux 2 LMCs.

## B. FONCTIONNEMENT

### B.1. INTERFACE VME

La carte **UCV DIO** est accessible dans l'espace short I/O (A16) et/ou l'espace standard (A24) pour des transferts D8/D16.

Les modificateurs d'adresses sont 29H et 2DH pour l'espace short I/O, 39H et 3DH pour l'espace standard et enfin 3BH et 3FH pour les accès par bloc dans l'espace standard.

Le tableau ci-dessous donne la cartographie vue du bus VME dans l'espace short I/O. (cf chapitre C.1. SELECTION DE L'ADRESSE BASSE DANS L'ESPACE I/O).

La carte **UCV DIO** décode 2K.octets dans cet espace.

Non utilisé	Base + 600H
I/O LMC B	Base + 400H
I/O LMC A	Base + 200H
Espace local UCV DIO	Adresse basse espace I/O

L'espace local **UCV DIO** contient les registres de contrôle, d'interruption et de gestion des entrées/sorties.

#### B.1.1. CARTOGRAPHIE DE L'ESPACE LOCAL UCV DIO

Base + 16H	/				
+ 14H	MQ15	Masques Coquille D	MQ0	RW	Coquille D
+ 12H	FR15	Fronts Coquille D	FR0	RW	
+ 10H	V15	Voies Coquille D	V0	RW	
+ EH	/				
+ CH	MQ15	Masques Coquille C	MQ0	RW	Coquille C
+ AH	FR15	Fronts Coquille C	FR0	RW	
Base + 8H	V15	Voies Coquille C	V0	RW	
+ 6H	/		Direction E/S	RW	
+ 4H	Reset UCV DIO + LMC			W0	
+ 2H	/		Interruption	RW	
Base + 0H	/		Ident (R0)	RW	
	/		Contrôle		
	D15	D8 D7	D0		

**RW** : Lecture/Ecriture      **R0** : Lecture seulement      **W0** : Ecriture seulement

L'espace standard du VME peut-être utilisé uniquement avec des modules **LMC** permettant cette utilisation. Un carte **UCV DIO** occupe alors 2M.octets dans l'espace standard VME.

## B.2. REGISTRE D'IDENTIFICATION

Accès en lecture uniquement à l'adresse base + 0H.

Ce registre permet de reconnaître la présence d'une carte **UCV DIO**.

Le numéro d'identification lu est **83H**.

## B.3. REGISTRE DE CONTROLE

Accès en lecture/écriture à l'adresse de base + 1H



Ce registre est à zéro à la mise sous tension.

Il contient deux types d'informations :

- les informations liées au décodage dans l'espace standard du VME
- la sélection des ordres de priorités pour les interruptions (voir chapitre B.9. REGISTRE DES INTERRUPTIONS »)

### B.3.1. DECODAGE DE L'ESPACE STANDARD

Si l'utilisation de l'espace standard est nécessaire, le décodage est alors validé puis segmenté et assigné à l'un des 2 LMCs.

#### ◆ D0

D0 = 0 = L'espace standard du VME n'est pas utilisé (état à la mise sous tension)

D0 = 1 = L'espace standard du VME est utilisé

#### ◆ D1, D2, D3

Ces bits déterminent l'adresse basse des 2Mo de l'espace standard des LMCs dans l'espace standard du VME.

Le tableau ci-dessous illustre les adresses basses en fonction des codages :

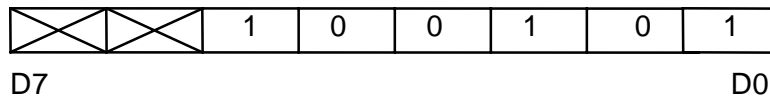
D3	D2	D1	ADRESSE BASSE (HEXA)
0	0	0	000000
0	0	1	200000
0	1	0	400000
0	1	1	600000
-	-	-	-
1	1	1	E00000

◆ **D4, D5**

Ces deux bits définissent le LMC choisi dans l'espace STANDARD ou un changement d'espace pour réaliser des blocs transferts (si les LMCs les supportent).

D5	D4	FONCTION
0	0	Bloc Transfert
0	1	LMC A
1	0	LMC B
1	1	Non valide

Exemple :

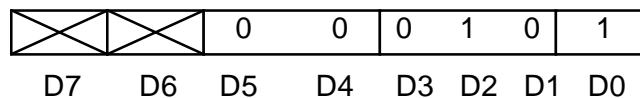


L'espace standard de 2Mo du LMC B est vu à partir de l'adresse basse 400000 du VME.

**Remarque importante concernant la fonction « BLOC TRANSFERT »**

Si cette fonction est choisie, D4 et D5 = 0 signifient que les espaces précédemment en short I/O des LMCs sont alors vus dans l'espace standard afin de pouvoir supporter le « bloc transfert » sur des LMCs de type particulier (LMC ESCC par exemple).

Exemple :



Dans ce cas :

Non	40060
I/O	40040
I/O	40020

Les modules LMCs possédant des FIFOs peuvent alors supporter le mode « Bloc Transfert » de la norme VME.

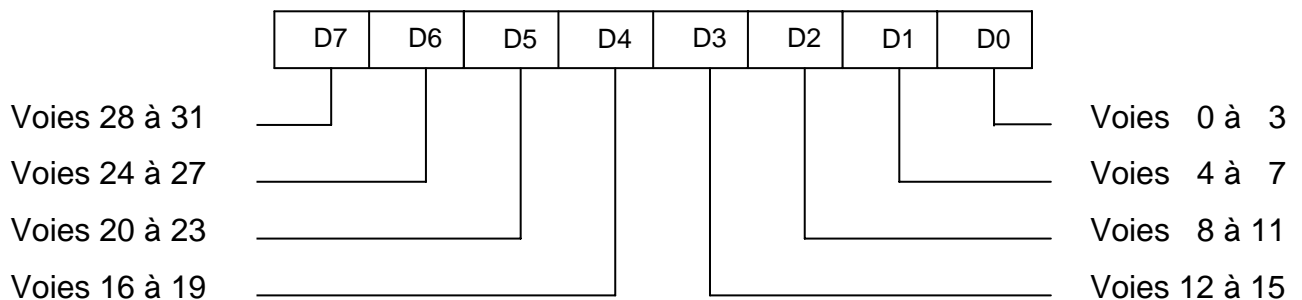
## B.4. REGISTRE DU RESET - ADRESSE DE BASE + 4H

Accès en écriture uniquement en 8 ou 16 bits.

Une écriture fictive à l'adresse base + 4 effectue un reset des registres de la carte **UCV DIO** ainsi que des 2 LMCs.

## B.5. REGISTRE DE DIRECTION - ADRESSE DE BASE + 7H

Ce registre est accessible en lecture/écriture 8 bits ou 16 bits à l'adresse de base + 7H (D7-D0). Le poids fort n'est pas utilisé.



Le registre de direction détermine si les voies correspondant à un groupe sont en entrées ou en sorties.

Chaque bit du registre correspond à un groupe de 4 voies.

Exemple : D0 = groupe 0 = voies de 0 à 3

Un bit à « 0 » laisse le groupe correspondant en entrée

Un bit à « 1 » programme le groupe en sortie

A la mise sous tension, le registre est remis à zéro ce qui force toutes les voies en lecture pour une question de sécurité.

Exemple : On désire les voies :  
0 à 7 en entrée  $\Rightarrow$  D0 et D1 = 0  
8 à 15 en sortie  $\Rightarrow$  D2 et D3 = 1  
15 à 31 en sortie  $\Rightarrow$  D4 à D7 = 0

soit l'octet 0C en HEXA.

Le registre de direction peut être lu à la même adresse.

## B.6. REGISTRES ENTREES/SORTIES - ADRESSE DE BASE + 8H ET + 10H

Registres accessibles en lecture/écriture 16 bits uniquement.

Aux adresses 08H et 09H, on trouve les 16 E/S de la carte UCV DIO - Coquille C  
 Aux adresses 10H et 11H, on trouve les 16 E/S de la carte UCV DIO - Coquille D

Les voies sont programmées en entrées ou en sorties par groupes de 4 dans le registre de direction.

Les registres de voie sont accessibles en 16 bits uniquement.

Les voies programmées en sorties sont relisibles à la même adresse. Néanmoins, il est impératif d'attendre 15µs entre l'instruction de sortie et la relecture de la même voie afin que le temps de programmation pour commuter les « collecteurs ouverts » soit atteint (relecture de la sortie).

	D15	D8 D7	D0		
Base + 08H	V15 ----- V12	V11 ----- V08	V07 ----- V04	V03 ----- V00	<b>Coquille C</b>
Base + 10H	V15 ----- V12	V11 ----- V08	V07 ----- V04	V03 ----- V00	<b>Coquille D</b>

Exemple : Ecriture des voies 0 à 15 (groupes 4 à 7) - Coquille D

On veut écrire les voies impaires à « 0 » (« collecteur ouvert » bloqué : état « 1 » en sortie) et les voies paires à « 1 » (« collecteur ouvert » saturé : état « 0 » en sortie).

On écrit à l'adresse basse + 10H le mot suivant :

<b>Voies</b>	15	14	-----	1	0
<b>Bit</b>	15	14	-----	1	0
<b>Etat</b>	0	1	-----	0	1

Soit le mot 5555H à l'adresse basse + 10H.

La lecture d'un groupe mémorise les 16 voies du groupe.

## B.7. REGISTRES DES FRONTS D'INTERRUPTIONS - ADRESSE DE BASE + AH ET 12H

Registres accessibles en lecture/écriture 16 bits uniquement.

Aux adresses de base AH, BH et 12H, 13H. On trouve le choix du sens de déclenchement d'une interruption par la voie considérée si elle est autorisée (démasquée).

	D15	D8 D7	D0		
Base + 0AH	FR15 ⇒ FR12	FR11 ⇒ FR08	FR07 ⇒ FR04	FR03 ⇒ FR00	<b>Coquille C</b>
Base + 12H	FR15 ⇒ FR12	FR11 ⇒ FR08	FR07 ⇒ FR04	FR03 ⇒ FR00	<b>Coquille D</b>

Les fronts programmés sont relisibles à la même adresse.

Les fronts ne seront actifs que si le bit correspondant du registre de masque est valide.

Les bits à 0 autorisent les voies correspondantes à émettre une interruption lors du passage de 0 à 1 des entrées réelles.

Les bits à 1 autorisent les voies correspondantes à émettre une interruption lors du passage de 1 à 0 des entrées réelles.

Ces registres sont à zéro à la mise sous tension.

## B.8. REGISTRES DES MASQUES D'INTERRUPTIONS - ADRESSE DE BASE + CH ET + 14H

Ces registres sont accessibles en lecture/écriture 16 bits uniquement.

Aux adresses de base + CH, DH et 14H, 15H. On trouve 2 x 16 bits de masque d'interruption correspondant respectivement aux 2 x 16 voies.

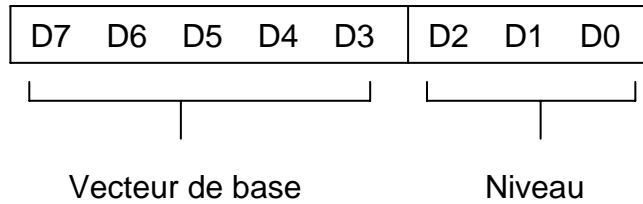
	D15	D8 D7	D0		
Base + 0CH	MQ15 ⇒ MQ12	MQ11 ⇒ MQ08	MQ07 ⇒ MQ04	MQ03 ⇒ MQ00	<b>Coquille C</b>
Base + 14H	MQ15 ⇒ MQ12	MQ11 ⇒ MQ08	MQ07 ⇒ MQ04	MQ03 ⇒ MQ00	<b>Coquille D</b>

Un bit à « 1 » autorise la voie considérée à émettre une interruption.

Ces registres sont à zéro à la mise sous tension.

## B.9. REGISTRE DES INTERRUPTIONS

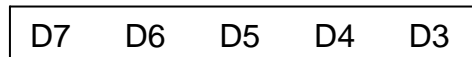
Ce registre à l'adresse de base + 3H en 8 bits (+ 2H en 16 bits, le poids fort n'est pas utilisé) sert à programmer le vecteur et le niveau d'interruption utilisé par la carte **UCV DIO** lors de la génération d'interruption vectorisée sur le VME.



### ◆ NIVEAUX

D2	D1	D0	INTERRUPTION
0	0	0	Pas d'interruption
0	0	1	Niveau 1
0	1	0	Niveau 2
0	1	1	Niveau 3
1	0	0	Niveau 4
1	0	1	Niveau 5
1	1	0	Niveau 6
1	1	1	Niveau 7

### ◆ VECTEUR DE BASE



Ex. : 0    1    0    0    1

Vecteur : 48 HEXA

Exemples :

**Registre de contrôle**    11XXXXXX  
└──────────────────┘    Ordre de priorité entre les interruptions

**Registre d'interruption (écriture)**    01001    001  
└──────────┘    └──┘  
|    |  
Vecteur de base    Interruption générée  
d'interruption 48H    sur le niveau 1 du VME

Lors d'une interruption de niveau 0 du LMC A (la plus prioritaire dans ce cas).

L'octet déposé par **UCV DIO** sera  $48H + 06H = 4EH$ .

Une voie d'un groupe de 16 génère une interruption. L'état est mémorisé lors de la lecture du groupe. Une autre interruption ne peut pas être prise en compte tant que le groupe n'a pas été lu.

Les six sources d'interruption (2 par LMC, 1 pour les voies 0 à 15 - Coquille C et 1 pour les voies de 0 à 15 coquilles) sont envoyées sur le même niveau du bus VME.

La gestion de l'interruption, en fonction de la source, se fait par l'intermédiaire du vecteur déposé par la carte sur le bus VME lors d'un cycle d'acquittement d'interruption.

Le vecteur de base est défini par les bits D7 à D3 du registre d'interruption.

L'ordre de priorité entre les 6 sources d'interruptions peut être choisi parmi quatre possibilités au moyen des bits D7 et D6 du registre de contrôle.

Si l'on nomme les 6 sources d'interruptions IT 10, 11, 20, 21, L et M, les possibilités sont données dans le tableau suivant sachant que :

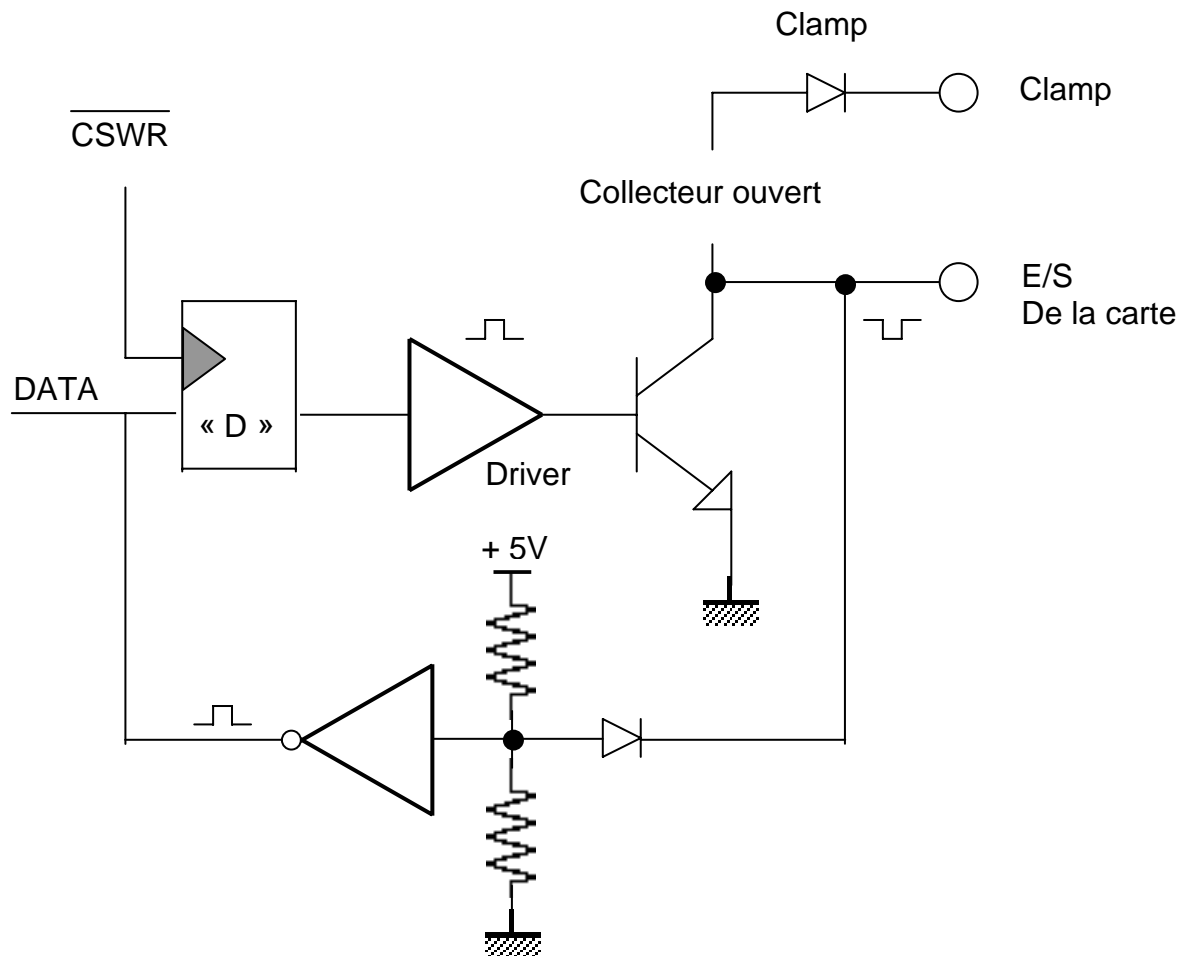
<b>IT10</b>	Correspondant à l'emplacement	LMC A niveau 0	}	<b>Coquille A</b>
<b>IT11</b>	Correspondant à l'emplacement	LMC A niveau 1		
<b>IT20</b>	Correspondant à l'emplacement	LMC B niveau 0	}	<b>Coquille B</b>
<b>IT21</b>	Correspondant à l'emplacement	LMC B niveau 1		
<b>ITL</b>	Correspondant au groupe C des voies 0 à 15		}	<b>Coquille C</b>
<b>ITM</b>	Correspondant au groupe D des voies 0 à 15		}	<b>Coquille D</b>

On indique également le vecteur déposé par la carte.

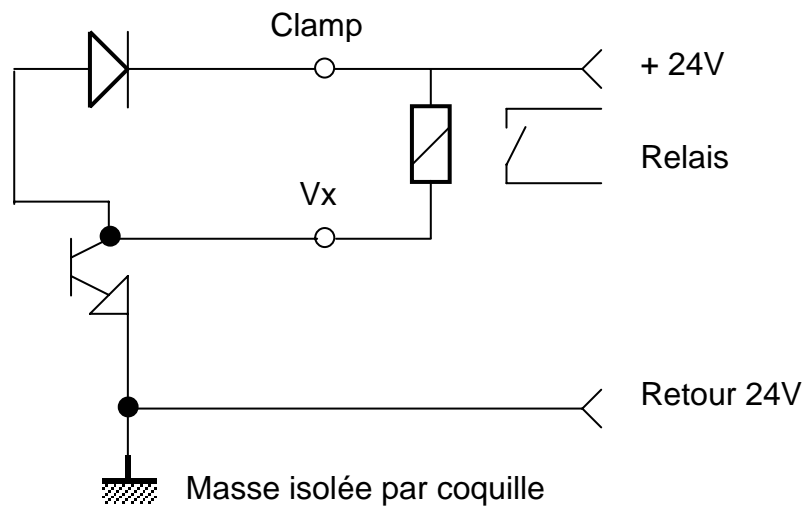
		D7 - D6				
		┌───────────┐				
		00	01	10	11	Vecteur d'interruption
Plus prioritaire	M	21	11	10	B + 6	
	L	20	10	20	B + 5	
	21	11	M	L	B + 4	
	20	10	L	11	B + 3	
Moins prioritaire	11	M	21	21	B + 2	
	10	L	20	M	B + 1	

## B.10. STRUCTURE DES VOIES

Chaque voie peut être assimilée au schéma suivant :

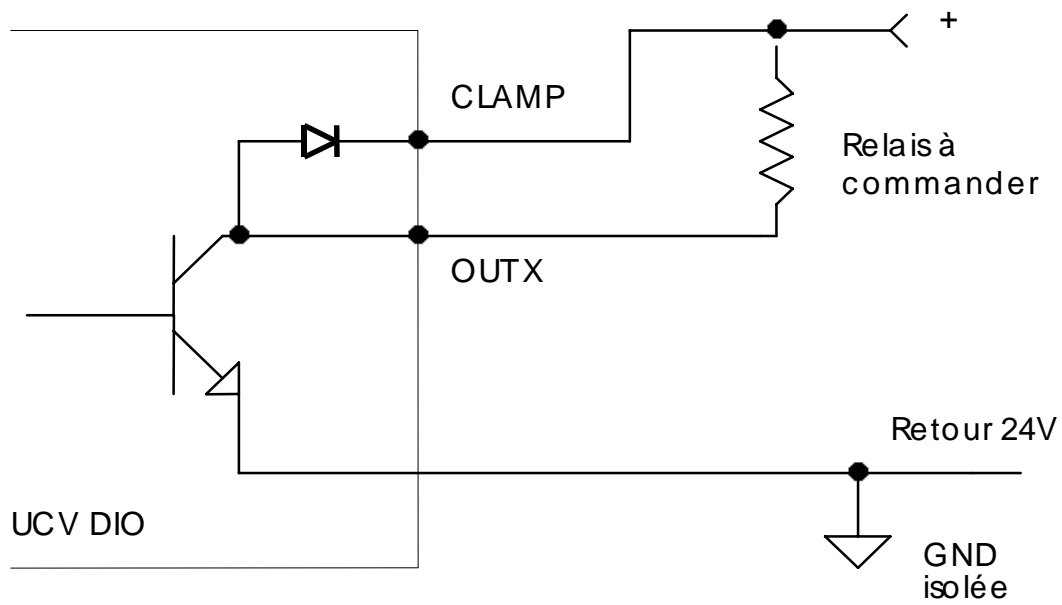


- ⇒ Le driver possède une protection thermique
  - ⇒ La diode de « clamping » doit être polarisée en potentiel le plus élevé utilisé
- Exemple : Commande de relais

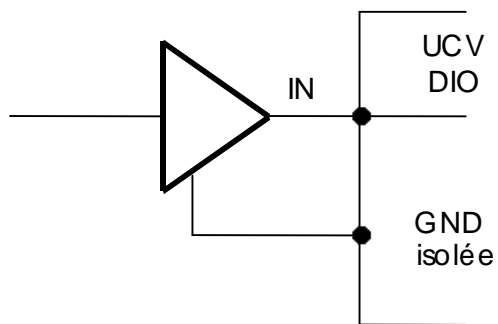


◆ SORTIES

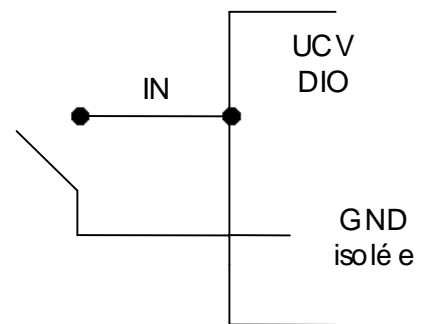
**EXEMPLE DE CABLAGE D'UNE COMMANDE DE RELAIS**



◆ ENTREES



ENTREE  
"TL"



Bouton poussoir fin de  
course

## C. CONNECTEUR LMC

L'interface **LMC** (Local Micro Canal) est une structure de bus microprocesseur pour les systèmes 8 et 16 bits permettant de connecter des modules à un processeur en vue d'accroître ses possibilités. Les signaux sont regroupés sur un connecteur 80 pts et offrent les fonctionnalités suivantes :

- Une horloge 16MHz
- Un bus de données 16 bits
- Un bus d'adresses de 21 bits
- Une ligne de modification d'adresse (espaces STANDARD et I/O)
- Un bus de contrôle permettant des accès asynchrones en 8 ou 16 bits
- Deux lignes d'interruptions fournies par le module
- Des alimentations (5V ;  $\pm$  12V)
- 20 lignes dédiées aux entrées/sorties du module.

L'adressage se décompose comme suit :

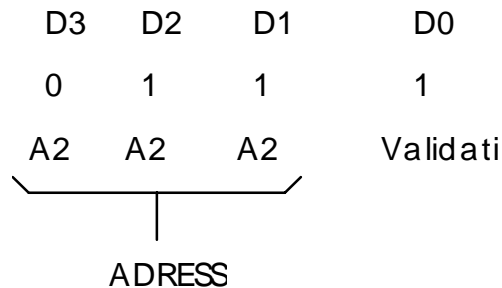
- 2M.octets dans l'espace STANDARD pour des modules de type mémoire.

Et

- 512 octets dans l'espace I/O



Exemple : Si on veut positionner l'adresse basse de l'espace standard des LMCs en 600000 (hexa), les bits du registre de contrôle doivent être positionnés comme suit :



### D.3. ALIMENTATIONS DES LMCs

Certains LMCs peuvent nécessiter des alimentations de  $\pm 12V$ .

Le + 12V et - 12V sont fournis par le bus VME.

### D.4. CONNECTEURS EN FACE AVANT

Le connecteur de face AVANT est un connecteur DEUTSCH DMC 4 x 20 pts.

Pour chaque module, le connecteur LMC est relié point à point au connecteur DMC 20 pts DEUTSCH (1 au 1, ....., 20 au 20).

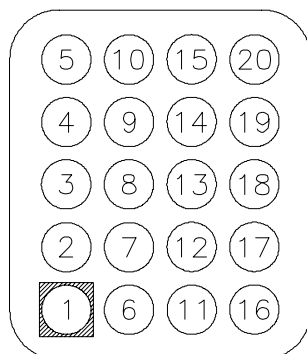
LMC A  $\Rightarrow$  Coquille A

LMC B  $\Rightarrow$  Coquille B

Le schéma de la page suivante donne la position du détrompeur ainsi que celle des voies pour les coquilles C et D.

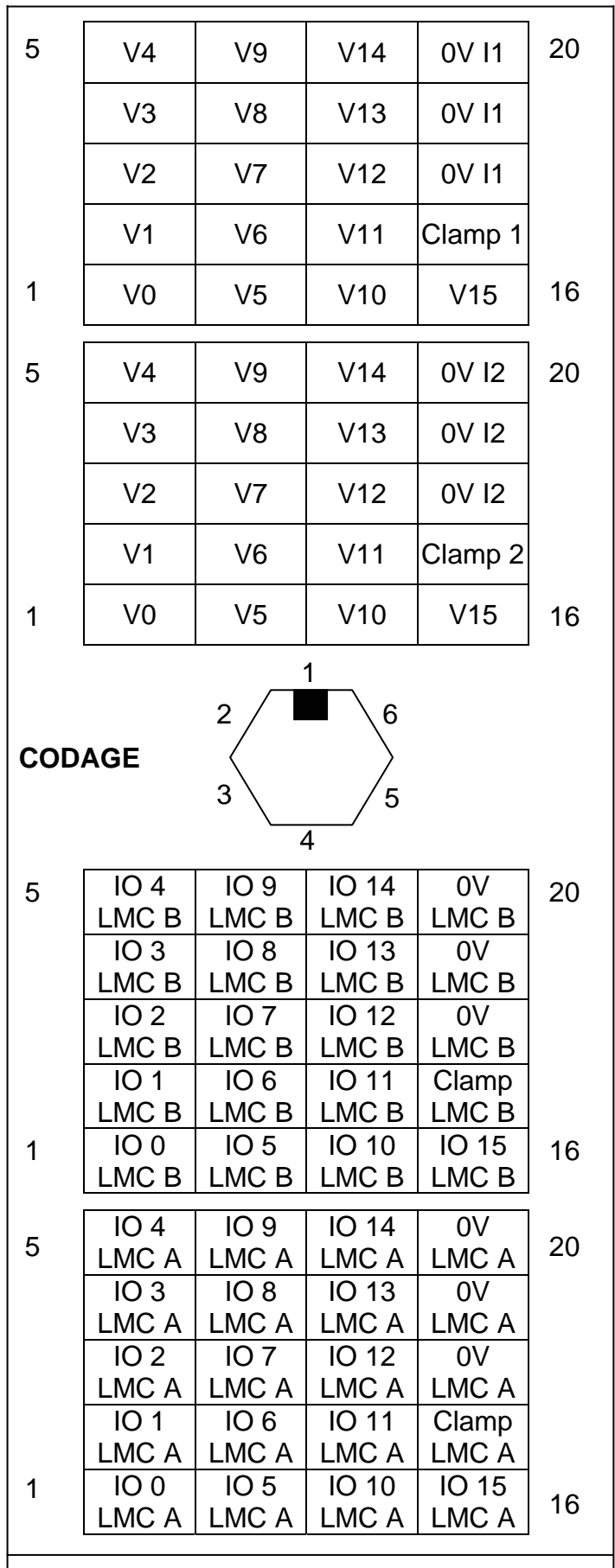
Pour le brochage des connecteurs, le lecteur se reportera à la documentation des LMCs montés sur la carte.

## CONNECTEUR TYPE DMC 20 pts



BROCHE	SIGNAL	COQUILLE C	COQUILLE D
1	IO 0	V0	V0
2	IO 1	V1	V1
3	IO 2	V2	V2
4	IO 3	V3	V3
5	IO 4	V4	V4
6	IO 5	V5	V5
7	IO 6	V6	V6
8	IO 7	V7	V7
9	IO 8	V8	V8
10	IO 9	V9	V9
11	IO 10	V10	V10
12	IO 11	V11	V11
13	IO 12	V12	V12
14	IO 13	V13	V13
15	IO 14	V14	V14
16	IO 15	V15	V15
17	CLAMP	CLAMP C	CLAMP D
18	0V ISO	0V ISO C	0V ISO D
19	0V ISO	0V ISO C	0V ISO D
20	0V ISO	0V ISO C	0V ISO D

# PRISE DMC 4 COQUILLES VUE DE FACE



**D**

**C**

**B**

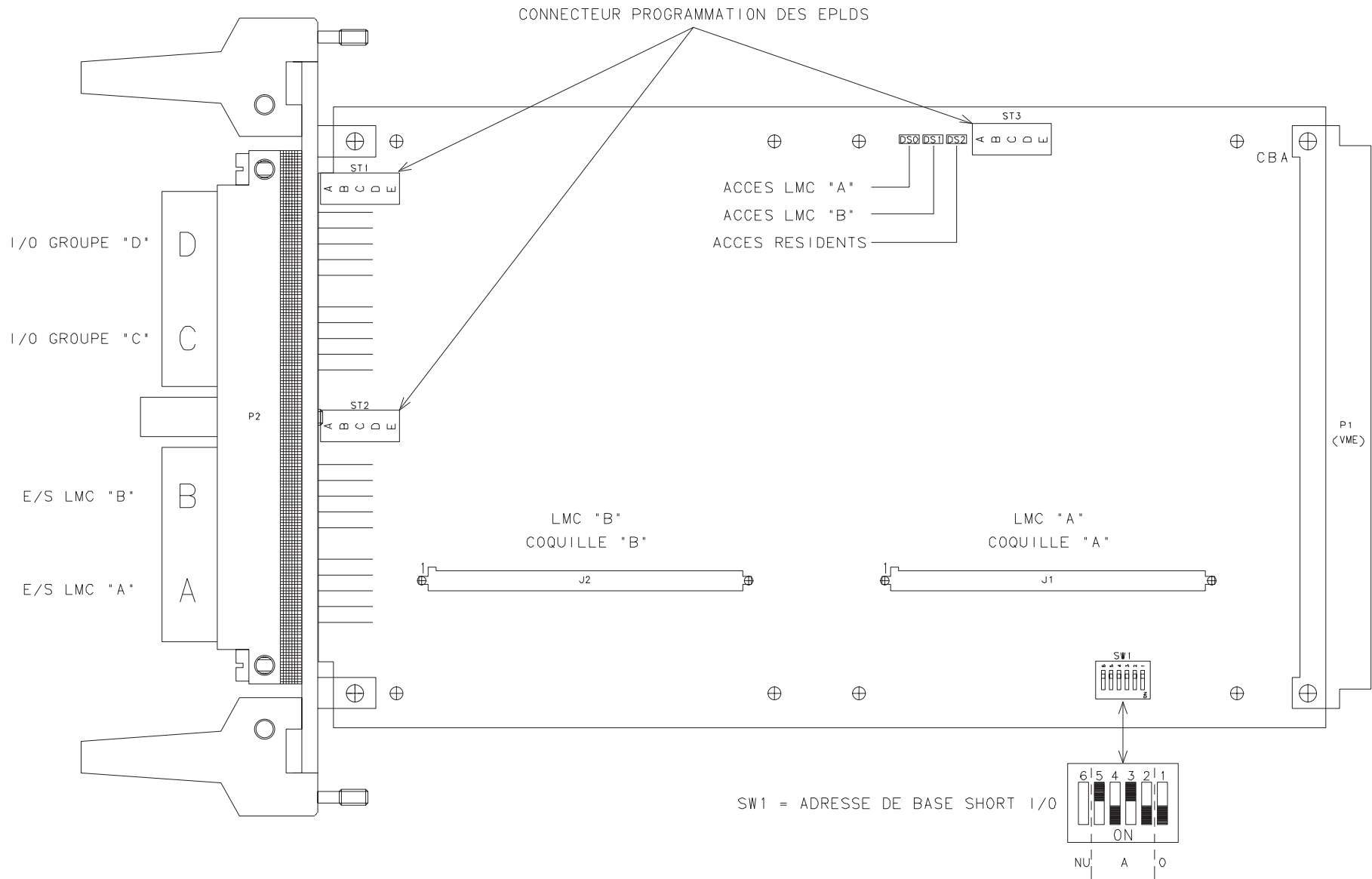
**A**

## **E. PLAN DE CONFIGURATION**

Seul le switch SW1 (adresse de base I/O) est utilisable.

Les points ST1, ST2, ST3 sont des tests usines.

## **F. PLAN D'EQUIPEMENT**



INDICE DE REVISION: <u>B,0</u>		
REAL/REV: _____	LE: _____	VISA: _____
APPROUVE: _____	LE: _____	VISA: _____
CREATION DU DOCUMENT: <u>A,0</u>		
REAL/REV: <u>MAO</u>	LE: <u>22/07/1998</u>	

Ech: 1.5

PRODUIT: ADAS

ZAC - 9, rue Georges Besse  
78330 FONTENAY LE FLEURY - FRANCE  
Tel: (33) 1 30 58 90 09 - Fax: (33) 1 30 58 21 33  
e-mail: infoadas@adas.fr - http://www.adas.fr

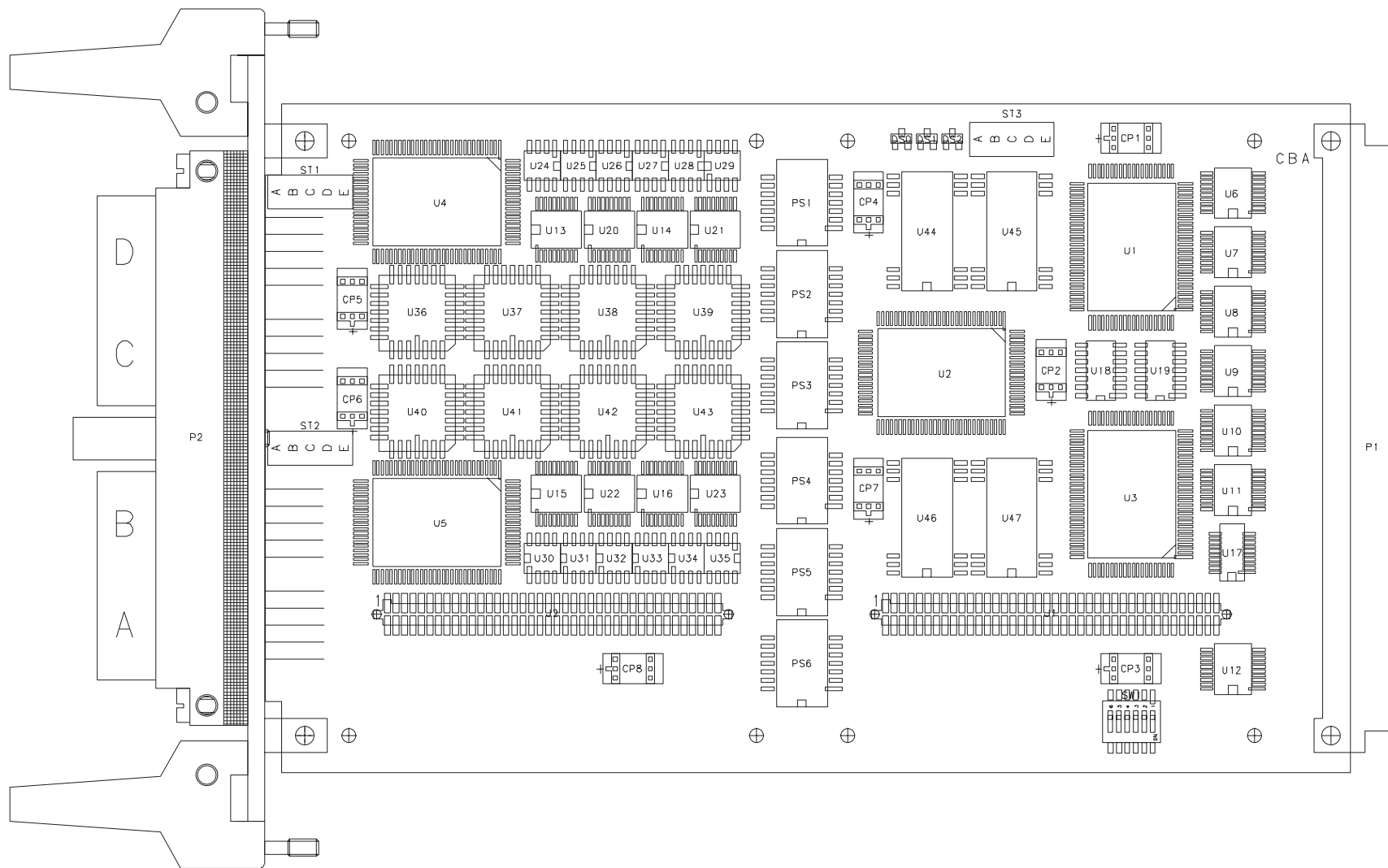


FAMILLE: VME


PLAN: 1/1

PLAN DE CONFIGURATION

NUMERO :  
UCV D10



INDICE DE REVISION: <u>B,0</u>		
REAL/REV: _____	LE: _____	VISA: _____
APPROUVE: _____	LE: _____	VISA: _____
CREATION DU DOCUMENT: <u>A,0</u>		
REAL/REV: <u>MA0</u>	LE: <u>22/07/1998</u>	

Ech: 1.5  


ZAC - 9, rue Georges Besse  
 78330 FONTENAY LE FLEURY - FRANCE  
 Tel: (33) 1 30 58 90 09 - Fax: (33) 1 30 58 21 33  
 e-mail: info@adas.fr - http://www.adas.fr

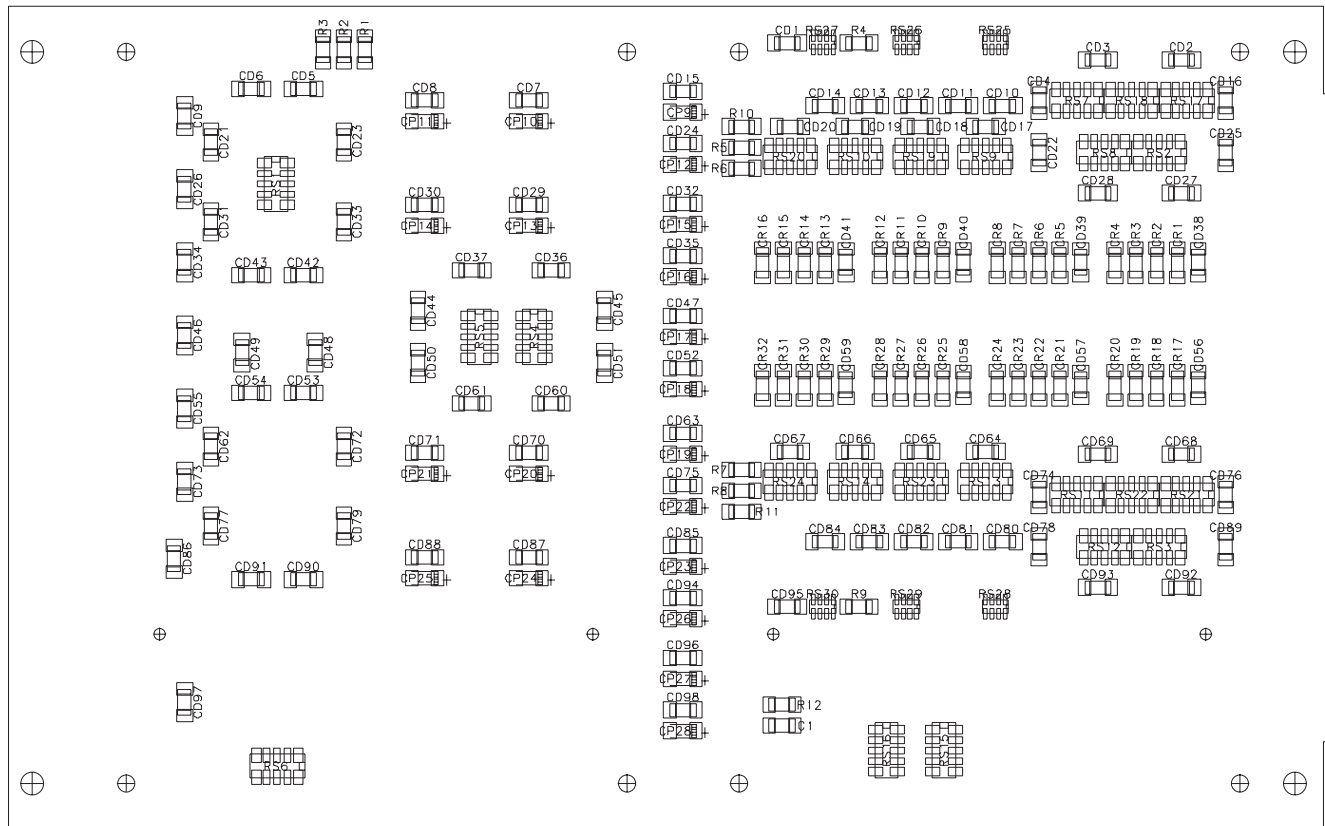


PRODUIT: ADAS      FAMILLE: VME

PLAN: 1/2

PLAN D'EQUIPEMENT  
 COTE SUPERIEUR CARTE

NUMERO :  
UCV DIO



INDICE DE REVISION: <u>B,O</u>		
REAL/REV: _____	LE: _____	VISA: _____
APPROUVE: _____	LE: _____	VISA: _____
CREATION DU DOCUMENT: <u>A,O</u>		
REAL/REV: <u>MAO</u>	LE: <u>22/07/1998</u>	

Ech: 1.5

ZAC - 9, rue Georges Besse  
 78330 FONTENAY LE FLEURY - FRANCE  
 Tel: (33) 1 30 58 90 09 - Fax: (33) 1 30 58 21 33  
 e-mail: infoadas@adas.fr - http://www.adas.fr



PRODUIT: ADAS      FAMILLE: VME

PLAN: 2/2

PLAN D'EQUIPEMENT  
 COTE INFERIEUR CARTE

NUMERO :  
UCV DIO